

# Оглавление

---

---

<b>Введение.....</b>	<b>24</b>
<b>ГЛАВА 1. Ключевые схемы.....</b>	<b>27</b>
<b>§1.1. Базовая ключевая схема .....</b>	<b>27</b>
1.1.1. Схема с идеальным ключом.....	27
1.1.2. Временная диаграмма выходного напряжения .....	28
1.1.3. Ограничение величины внешнего резистора снизу.....	28
1.1.4. Влияние сопротивления нагрузки .....	29
1.1.5. Мощность, выделяемая на ключе.....	29
1.1.6. Реальный ключ .....	30
<b>§1.2. Влияние емкостей на форму импульсов .....</b>	<b>31</b>
1.2.1. Влияние емкости нагрузки .....	31
1.2.2. Интегрирующая цепочка .....	32
1.2.3. Дифференцирующая цепочка .....	32
<b>§1.3. Свойства полупроводникового диода .....</b>	<b>34</b>
1.3.1. Вольтамперная характеристика .....	34
1.3.2. Эквивалентная схема проводящего диода .....	35
1.3.2. Эквивалентная схема непроводящего диода.....	36
<b>§1.4. Диодные логические элементы .....</b>	<b>37</b>
1.4.1. Схема диодного ключа .....	37
1.4.2. Диодный логический элемент «И» (AND) .....	38
1.4.3. Диодный логический элемент «ИЛИ» (OR) .....	39
1.4.4. «Монтажное ИЛИ» .....	40
<b>§1.5. Диодные ограничители уровня сигнала .....</b>	<b>41</b>
1.5.1. Ограничитель отрицательного сигнала.....	41
1.5.2. Параллельный ограничитель отрицательной полярности.....	42
1.5.3. Ограничитель положительного напряжения сверху.....	42
1.5.4. Двусторонний ограничитель на стабилитроне.....	43
<b>§1.6. Свойства биполярного транзистора в ключевом режиме ....</b>	<b>44</b>
1.6.1. Режимы работы биполярного транзистора.....	44
1.6.2. Токи транзистора в режиме глубокой отсечки .....	46
1.6.3. Токи транзистора в режиме с оборванной базой.....	47
1.6.4. Токи транзистора в режиме «заземленной» базы.....	47
1.6.5. Схемы замещения непроводящего транзистора.....	48
1.6.6. Токовое условие насыщения биполярного транзистора .....	49
1.6.7. Схема замещения проводящего транзистора .....	50
<b>§1.7. Ключ на биполярном транзисторе.....</b>	<b>51</b>
1.7.1. Схема и работа ключа.....	51
1.7.2. Условие работоспособности ключа в режиме отсечки.....	52

1.7.3. Условие работоспособности ключа в режиме насыщения.....	54
1.7.4. Упрощенный порядок расчета ключа.....	55
<b>§1.8. Переходный процесс при включении биполярного транзистора .....</b>	<b>55</b>
1.8.1. Метод заряда.....	55
1.8.2. Процесс включения транзистора.....	56
1.8.3. Нахождение времени включения .....	57
1.8.4. Режим сильного отпирающего сигнала .....	58
1.8.5. Режим слабого отпирающего сигнала .....	59
<b>§1.9. Переходный процесс при выключении биполярного транзистора .....</b>	<b>59</b>
1.9.1. Временные диаграммы.....	59
1.9.2. Нахождение времени выключения.....	60
1.9.3. Режим сильного запирающего сигнала .....	61
1.9.4. Режим слабого запирающего сигнала .....	61
1.9.5. Учет заряда в области коллектора.....	62
<b>§1.10. Повышение быстродействия ключа на биполярном транзисторе .....</b>	<b>62</b>
1.10.1. Оптимальная форма базового тока .....	62
1.10.2. Ключ с ускоряющим конденсатором .....	63
1.10.3. Выбор емкости ускоряющего конденсатора.....	64
1.10.4. Экспериментальная оценка правильности выбора $C_y$ .....	66
1.10.5. Ключ с нелинейной обратной связью (ОС) .....	66
1.10.6. Преимущества и недостатки ключа с нелинейной ОС.....	68
<hr/>	
<b>ГЛАВА 2. Интегральные логические элементы .....</b>	<b>69</b>
<b>§2.1. Разновидности логических интегральных элементов на биполярных транзисторах .....</b>	<b>69</b>
2.1.1. Резистивно-транзисторная логика (РТЛ) .....	69
2.1.2. Диодно-транзисторная логика (ДТЛ) .....	70
2.1.3. ДТЛ элемент с одним источником питания .....	71
2.1.4. Многоэмиттерный транзистор .....	72
<b>§2.2. Структура ТТЛ элемента.....</b>	<b>73</b>
2.2.1. Иллюстративная схема ТТЛ элемента .....	73
2.2.2. Двухтранзисторный выходной каскад.....	73
2.2.3. «Сквозной» ток двухтранзисторного выходного каскада.....	74
2.2.4. Программное управление двухтранзисторным каскадом .....	76
<b>§2.3. Базовая схема ТТЛ элемента.....</b>	<b>76</b>
2.3.1. Функциональная схема.....	76
2.3.2. «Фазоразделитель» .....	76
2.3.3. Базовая схема ТТЛ элемента .....	77
2.3.4. Работа ТТЛ элемента.....	78

2.3.5. Работа ТТЛ элементов на общую информационную линию.....	79
2.3.6. ТТЛ элемент с открытым коллектором .....	80
2.3.7. ТТЛ элемент с третьим состоянием .....	81
<b>§2.4. Параметры и характеристики ТТЛ элемента.....</b>	<b>82</b>
2.4.1. Основные параметры.....	82
2.4.2. Входная характеристика .....	82
2.4.3. Определение входных токов ТТЛ элемента.....	83
2.4.4. Определение порогового напряжения.....	84
2.4.5. Передаточная характеристика .....	85
2.4.6. Особенности выходных (нагрузочных) характеристик.....	85
2.4.7. Единичная нагрузочная характеристика.....	86
2.4.8. Нулевая нагрузочная характеристика.....	87
2.4.9. Временные параметры.....	87
<b>§2.5. Нормализация входного сигнала для ТТЛ элемента .....</b>	<b>89</b>
2.5.1. Двухключевая схема.....	89
2.5.2. Схема с одним верхним ключом.....	89
2.5.3. Схема с верхним ключом и резистором.....	90
2.5.4. Схема с нижним ключом и резистором .....	90
2.5.5. Преобразователь двуполярного напряжения в ТТЛ уровень .....	91
2.5.6. Стабилитронный ограничитель двуполярного сигнала.....	92
<b>§2.6. Ключи на полевых транзисторах .....</b>	<b>93</b>
2.6.1. Общие сведения о МОП транзисторах.....	93
2.6.2. Ключ на полевом транзисторе .....	94
2.6.3. Схемы замещения полевого транзистора.....	95
2.6.4. Ключ на полевом транзисторе с транзисторной нагрузкой .....	97
2.6.5. Ключ на разнотипных МОП транзисторах .....	97
2.6.6. Быстродействие ключей на полевых транзисторах .....	98
<b>§2.7. Логика на полевых транзисторах .....</b>	<b>99</b>
2.7.1. Общие сведения .....	99
2.7.2. МОПТЛ элементы на однородных транзисторах .....	100
2.7.3. Базовая схема кМОПТЛ элемента «И-НЕ» .....	101
2.7.4. Характеристики кМОПТЛ элемента .....	102
<hr/>	
<b>ГЛАВА 3. Подключение нагрузки к выходу микросхем.....</b>	<b>104</b>
<b>§3.1. Подключение нагрузки без преобразования уровня сигнала... 104</b>	
3.1.1. Нагрузка в виде входов логических элементов.....	104
3.1.2. Нагрузка в виде светодиода.....	105
3.1.3. Параллельная работа элементов .....	106
<b>§3.2. Однокаскадные ключи для преобразования уровня</b>	
<b>выходного сигнала .....</b>	<b>107</b>
3.2.1. Использование элемента с открытым электродом.....	107
3.2.2. Внешний ключ на $n-p-n$ транзисторе .....	107
3.2.3. Внешний ключ без источника смещения .....	108

3.2.4. Внешний ключ на $p$ - $n$ - $p$ транзисторе .....	109
<b>§3.3. Двухкаскадные ключевые усилители .....</b>	<b>109</b>
3.3.1. Ключ на составном транзисторе .....	110
3.3.2. Устранение недостатков составного транзистора .....	111
3.3.3. Двухкаскадный ключ .....	111
3.3.4. Защита мощных выходных транзисторов .....	112
3.3.5. Ключ с двуполярным выходным напряжением .....	113
3.3.6. Микросхемы с наборами мощных ключей .....	114
<b>§3.4. Ключи на мощных полевых транзисторах .....</b>	<b>115</b>
3.4.1. Ключ на полевом транзисторе с низковольтным управлением .....	115
3.4.2. Ключ на полевом транзисторе с преобразованием управляющего уровня .....	116
3.4.3. Биполярный транзистор с изолированным затвором .....	117

---

<b>ГЛАВА 4. Ключевые устройства с гальваническим разделением входа и выхода .....</b>	<b>118</b>
<b>§4.1. Ключевые устройства с оптической связью .....</b>	<b>118</b>
4.1.1. Транзисторный оптрон .....	118
4.1.2. Коэффициент передачи тока оптрона .....	120
4.1.3. Параметры транзисторного оптрона .....	120
4.1.4. Оptronный преобразователь тока в ТТЛ сигнал .....	121
<b>§4.2. Оптически управляемые тиристорные ключи .....</b>	<b>123</b>
4.2.1. Основные свойства тиристора .....	123
4.2.2. Недостатки тиристора .....	124
4.2.3. Оптически управляемый тиристорный ключ .....	124
4.2.4. Особенности релейного режима .....	125
4.2.5. Фазоимпульсное управление тиристором .....	126
4.2.6. Управление мощностью за счет пропуска полупериодов .....	127
<b>§4.3. Особенности электромагнитных цепей .....</b>	<b>127</b>
4.3.1. Основные магнитные параметры .....	128
4.3.2. Закон полного тока .....	129
4.3.3. Закон электромагнитной индукции (закон Фарадея) .....	130
4.3.4. Магнитные материалы .....	130
<b>§4.4. Уравнения импульсного трансформатора .....</b>	<b>131</b>
4.4.1. Общие сведения .....	131
4.4.2. Интегральное уравнение импульсного трансформатора .....	132
4.4.3. Оценка вторичного напряжения .....	133
4.4.4. Оценка токов трансформатора .....	133
4.4.5. Временные диаграммы .....	134
<b>§4.5. Режимы работы импульсного трансформатора .....</b>	<b>134</b>
4.5.1. Воздействие на сердечник однополярных импульсов .....	134
4.5.2. Введение немагнитного зазора .....	136
4.5.3. Действие импульса большой длительности .....	136

<b>§4.6. Искажения, вносимые трансформатором.....</b>	<b>137</b>
4.6.1. Эквивалентная схема трансформатора .....	137
4.6.2. Формирование вершины импульса .....	138
4.6.3. Разрыв индуктивной цепи .....	140
4.6.5. Колебания при разрыве индуктивной цепи.....	141
4.6.6. Экспериментальная оценка параметров трансформатора.....	142
4.6.7. Формирование фронта выходного сигнала .....	142
<b>§4.7. Ключ с импульсным трансформатором .....</b>	<b>143</b>
4.7.1. Схема .....	143
4.7.2. Процесс формирования импульса .....	144
4.7.3. Процесс формирования выброса .....	145
4.7.4. Параметры выброса.....	145
4.7.5. Оценка числа витков трансформатора.....	146
4.7.6. Расчет сопротивлений ключа.....	147
<hr/>	
<b>ГЛАВА 5. Основы схемотехники ИОУ .....</b>	<b>148</b>
<b>§5.1. Обратная связь в усилителях.....</b>	<b>148</b>
5.1.1. Общие сведения об усилителях .....	148
5.1.2. Разновидности обратной связи .....	150
5.1.3. Коэффициент усиления усилителя с ПОС.....	151
5.1.4. Коэффициент усиления усилителя с ООС.....	152
5.1.5. Общие свойства отрицательной ОС.....	153
5.1.6. Самовозбуждение усилителя.....	154
5.1.7. Методы срыва генерации .....	154
5.1.8. Основные требования к усилительным каскадам .....	155
<b>§5.2. Параметры усилительного каскада .....</b>	<b>156</b>
5.2.1. Схемы включения транзисторов .....	156
5.2.2. Эквивалентная схема усилительного каскада с ОЭ .....	156
5.2.3. Входное сопротивление схемы с ОЭ .....	157
5.2.4. Коэффициент усиления напряжения для схемы с ОЭ .....	158
5.2.5. Выходное сопротивление схемы с ОЭ.....	158
5.2.6. Схема и входное сопротивление эмиттерного повторителя .....	159
5.2.7. Коэффициент усиления ЭП по напряжению.....	160
5.2.8. Выходное сопротивление ЭП .....	160
<b>§5.3. Простейшие УПТ .....</b>	<b>161</b>
5.3.1. УПТ на одном транзисторе.....	161
5.3.2. Дрейф нулевого уровня УПТ .....	162
5.3.3. Усилительный каскад с термокомпенсацией.....	163
5.3.4. Дифференциальный каскад.....	164
<b>§5.4. Структура и параметры ИОУ.....</b>	<b>165</b>
5.4.1. Описание иллюстративной схемы ИОУ.....	165
5.4.2. Условное графическое обозначение (УГО).....	166
5.4.3. Параметры входной цепи .....	168

5.4.4. Параметры выходной цепи .....	169
5.4.5. Передаточные параметры .....	169
5.4.6. Частотные и временные параметры .....	170
5.4.7. Типы ИОУ .....	170
<b>§5.5. Неинвертирующий УПТ на основе ИОУ .....</b>	<b>171</b>
5.5.1. Схема .....	171
5.5.2. Коэффициент усиления .....	172
5.5.3. Входное сопротивление .....	173
5.5.4. Главные особенности неинвертирующего УПТ .....	173
5.5.5. Порядок расчета .....	174
5.5.6. Числовой пример расчета .....	174
<b>§5.6. Инвертирующий УПТ на основе ИОУ .....</b>	<b>175</b>
5.6.1. Схема .....	175
5.6.2. Коэффициент усиления .....	176
5.6.3. Входное сопротивление .....	177
5.6.4. Зависимость коэффициента $\beta$ от сопротивления $R_y$ .....	177
5.6.5. Главные особенности инвертирующего УПТ .....	178
5.6.6. Порядок расчета .....	179
5.6.7. Числовой пример расчета .....	179
<b>§5.7. Погрешности УПТ .....</b>	<b>180</b>
5.7.1. Общие сведения .....	180
5.7.2. Потенциальная аддитивная составляющая .....	181
5.7.3. Токовая аддитивная составляющая .....	182
5.7.4. Оценка общей аддитивной погрешности .....	183
5.7.5. Мультипликативная погрешность .....	184
<hr/>	
<b>ГЛАВА 6. Примеры использования УПТ на ИОУ .....</b>	<b>186</b>
<b>§6.1. Использование инвертирующего УПТ .....</b>	<b>186</b>
6.1.1. Инвертирующий сумматор напряжений .....	186
6.1.2. Интегратор .....	187
6.1.3. Преобразователь тока в напряжение .....	188
6.1.4. Устранение неинформационного нулевого уровня .....	190
<b>§6.2. Использование неинвертирующего УПТ .....</b>	<b>191</b>
6.2.1. Повторитель напряжения .....	191
6.2.2. Неинвертирующий сумматор напряжений .....	192
6.2.3. Усилитель с программируемым усилением .....	192
<b>§6.3. Дифференциальные УПТ с обратной связью .....</b>	<b>193</b>
6.3.1. Усилитель разности однополярных напряжений .....	193
6.3.2. Усилитель разности с повышенным входным сопротивлением .....	195
6.3.3. Усилитель разности с повышенным коэффициентом усиления .....	195
6.3.4. Измерительный усилитель разности .....	196
<b>§6.4. Усилитель с мощным выходным каскадом .....</b>	<b>197</b>
6.4.1. Общие сведения .....	197

6.4.2. Эмиттерный повторитель класса А .....	198
6.4.3. Двухтактный эмиттерный повторитель класса В.....	199
6.4.3. Достоинства и недостатки каскада класса В .....	199
6.4.4. Усилитель с мощным выходным каскадом .....	200
6.4.6. Выбор типа транзисторов выходного каскада .....	201
6.4.7. Усилительный каскад класса D .....	202
<b>§6.5. Усилители переменного напряжения .....</b>	<b>203</b>
6.5.1. Расчет разделительного конденсатора .....	203
6.5.2. Инвертирующий УНЧ .....	204
6.5.3. Влияние нулевого уровня УПТ .....	204
6.5.4. Порядок расчета инвертирующего УНЧ.....	205
6.5.5. Неинвертирующий УНЧ.....	205
6.5.6. Неинвертирующий УНЧ с отдельной ООС по переменному и постоянному токам .....	207
6.5.6. Неинвертирующий УНЧ с повышенным входным сопротивлением .....	208
<b>§6.6. Однополярное питание усилителей .....</b>	<b>209</b>
6.6.1. Смещение информационной составляющей.....	209
6.6.2. Учет смещения сигнала при обработке .....	210
6.6.3. Инвертирующий УНЧ с однополярным питанием .....	211
6.6.4. Параметры ИОУ при однополярном питании.....	212
6.6.5. Получение отрицательного напряжения из импульсов.....	214
<b>§6.7. Генератор синусоидальных колебаний .....</b>	<b>215</b>
6.7.1. Общие сведения.....	215
6.7.2. Условия возникновения генерации в усилительной схеме.....	216
6.7.3. Схема генератора Вина .....	216
6.7.4. Коэффициент передачи звена обратной связи .....	217
6.7.5. Нахождение частоты генерации .....	217
6.7.6. Нахождение требуемого коэффициента усиления .....	218
<b>§6.8. Кварцевые генераторы .....</b>	<b>218</b>
6.8.1. Свойства кварцевого резонатора .....	219
6.8.2. Кварцевый генератор на неинвертирующем усилителе.....	220
6.8.3. Кварцевый генератор на инвертирующем усилителе .....	222
<hr/>	
<b>ГЛАВА 7. Внутренние ресурсы ОВМ семейства x51.....</b>	<b>224</b>
<b>§7.1. Общее описание ОВМ x51 .....</b>	<b>224</b>
7.1.1. Внутренняя структура ОВМ.....	224
7.1.2. Процессорное ядро .....	224
7.1.3. Внутренняя периферия.....	225
7.1.4. Условное графическое обозначение .....	226
7.1.5. Служебные выводы общего назначения .....	227
7.1.6. Выводы для обслуживания внешней памяти.....	229
7.1.7. Альтернативные функции порта P3 .....	230

<b>§7.2. Особенности выходных цепей портов .....</b>	<b>230</b>
7.2.1. Выходные цепи порта P0.....	230
7.2.2. Выходные цепи портов P1, P2, P3.....	231
7.2.3. Особенности маловыводного варианта x51 .....	232
7.2.4. Подключение нагрузки к выводу порта .....	233
7.2.5. Внешний ключ на <i>n-p-n</i> транзисторе .....	235
7.2.6. Внешний ключ на <i>p-n-p</i> транзисторе .....	237
<b>§7.3. Работа ОВМ и структура памяти .....</b>	<b>237</b>
7.3.1. Общие сведения.....	237
7.3.2. Структура памяти команд (ПЗУ) .....	238
7.3.3. Способы занесения кодов во внутреннее ПЗУ.....	239
7.3.4. Структура памяти данных .....	240
7.3.5. Навигация по ячейкам памяти .....	241
<b>§7.4. Спецрегистры ОВМ x51 .....</b>	<b>242</b>
7.4.1. Аккумулятор.....	242
7.4.2. Регистр признаков .....	242
7.4.3. «Нефиксируемые» признаки результата .....	244
7.4.4. Особые биты регистра признаков .....	244
7.4.5. Регистры указатели .....	244
7.4.6. Спецрегистры внутренней периферии (SFR).....	245
<b>§7.5. Память данных – регистры и операнды .....</b>	<b>246</b>
7.5.1. Структура основного ОЗУ .....	246
7.5.2. Определение операндов пользователя .....	247
7.5.3. Использование зарегистрированных имен .....	248
<b>§7.6. Методы адресации операндов .....</b>	<b>248</b>
7.6.1. Непосредственная адресация.....	248
7.6.2. Регистровая адресация.....	249
7.6.3. Прямая адресация .....	250
7.6.4. Косвенная адресация .....	250
7.6.5. Относительная адресация .....	251
<b>§7.7. Особенности ассемблерных команд.....</b>	<b>251</b>
7.7.1. Мнемокоды команд .....	251
7.7.2. Особенности записи мнемокода команды.....	252
<b>§7.8. Команды пересылки данных .....</b>	<b>253</b>
7.8.1. Общий вид команд пересылки .....	253
7.8.2. Регистровые пересылки .....	253
7.8.3. Пересылки с косвенно-регистровой адресацией.....	254
7.8.4. Пересылки с прямой адресацией .....	255
7.8.5. Пересылка (загрузка) констант .....	256
7.8.6. Загрузка констант из ПЗУ с адресацией по сумме регистров.....	257
<b>§7.9. Арифметические команды .....</b>	<b>257</b>
7.9.1. Общие особенности.....	257
7.9.2. Команды сложения (ADD) .....	258



7.9.3. Команды вычитания .....	259
7.9.4. Команда десятичной коррекции аккумулятора .....	259
7.9.5. Команда умножения.....	260
7.9.6. Команда деления .....	260
<b>§7.10. Логические команды.....</b>	<b>260</b>
7.10.1. Команды логического умножения.....	261
7.10.2. Команды логического сложения .....	261
7.10.3. Команды «исключающего ИЛИ».....	261
7.10.4. Команды ротации (сдвига) .....	262
7.10.5. Команды очистки и инвертирования аккумулятора.....	263
7.10.6. Команды побитовой обработки .....	263
<b>§7.11. Команды передачи управления.....</b>	<b>264</b>
7.11.1. Общие сведения .....	264
7.11.2. Разновидности команд перехода.....	265
7.11.3. Безусловные переходы.....	265
7.11.4. Условные переходы .....	267
7.11.5. Сдвоенные условные команды перехода .....	268
7.11.6. Вызовы подпрограмм .....	269
<b>§7.12. Оформление ассемблерной программы .....</b>	<b>270</b>
7.12.1. Структура ассемблерной программы .....	270
7.12.2. Определение констант и распределение внешних выводов .....	271
7.12.3. Резервирование переменных в памяти данных.....	272
7.12.4. Заполнение особых ячеек в ПЗУ .....	272
7.12.5. Текст основной части программы .....	273
7.12.6. Подпрограмма и макрос .....	273
7.12.7. Тексты используемых процедур .....	274
7.12.8. Размещение массивов констант в ПЗУ .....	274
7.12.9. Общие советы .....	275
<hr/>	
<b>ГЛАВА 8. Управление внутренней аппаратурой ОВМ x51.....</b>	<b>276</b>
<b>§8.1. Вывод информации битовыми командами .....</b>	<b>276</b>
8.1.1. Особенности адресации битов .....	276
8.1.2. Установка, сброс и инвертирование отдельных битов .....	277
8.1.3. Вывод (копирование) групп битов .....	277
8.1.4. Вывод битов в последовательном формате.....	278
<b>§8.2. Ввод информации битовыми командами .....</b>	<b>279</b>
8.2.1. Ввод (чтение) одиночного бита.....	279
8.2.2. Чтение и анализ бита .....	280
8.2.3. Чтение групп битов из разных портов.....	281
8.2.4. Чтение последовательного формата битов .....	281
<b>§8.3. Ввод-вывод информации байтовыми командами.....</b>	<b>282</b>
8.3.1. Вывод (запись) байтовых констант и переменных .....	282
8.3.2. Установка групп битов байтовыми командами .....	283

8.3.3. Сброс групп битов байтовыми командами .....	284
8.3.4. Инвертирование групп битов байтовыми командами .....	285
8.3.5. Ввод (чтение) байтовой информации.....	285
8.3.6. Чтение групп битов байтовыми командами .....	285
<b>§8.4. Управление прерываниями .....</b>	<b>286</b>
8.4.1. Общие сведения.....	286
8.4.2. Регистр разрешения прерываний IE .....	286
8.4.3. Регистр управления приоритетами IP.....	287
8.4.4. Управление типом внешних прерываний.....	287
8.4.5. Запросы прерываний .....	288
<b>§8.5. Пример программы для внешнего прерывания .....</b>	<b>288</b>
8.5.1. Организация внешнего прерывания .....	288
8.5.2. Пример процедуры внешнего прерывания .....	289
8.5.3. Использование процедуры прерывания .....	290
<b>§ 8.6. Регистры и возможности таймеров.....</b>	<b>290</b>
8.6.1. Регистр управления таймерами TCON.....	290
8.6.2. Формат регистра режима TMOD.....	291
8.6.3. Инициализация (загрузка) регистра TMOD .....	292
8.6.4. Загрузка регистров данных.....	293
8.6.5. Чтение регистров данных.....	293
<b>§8.7. Счет времени при помощи таймеров.....</b>	<b>294</b>
8.7.1. Общие сведения.....	294
8.7.2. 16-битный счет времени .....	295
8.7.3. 8-битный счет времени с перезагрузкой .....	297
8.7.4. Отсчет времени без использования прерывания .....	297
8.7.5. Отсчет времени с использованием прерываний .....	298
<b>§8.8. Управление последовательным портом.....</b>	<b>300</b>
8.8.1. Общие сведения.....	300
8.8.2. Назначение битов регистра управления SCON .....	301
8.8.3. Управление режимами последовательного порта .....	302
8.8.4. Режим аппаратного различения 9 бита при приеме .....	304
8.8.5. Бит последовательного порта в регистре управления мощностью PCON.....	305
<b>§8.9. Инициализация последовательного порта .....</b>	<b>306</b>
8.9.1. Выбор режима тактирования последовательного порта .....	306
8.9.2. Использование таймера T1 для тактирования последовательного порта.....	307
8.9.3. Погрешность задания стандартной скорости.....	308
8.9.4. Пример инициализации последовательного порта.....	309
<b>§8.10. Процедуры для последовательного порта .....</b>	<b>310</b>
8.10.1. Программное ожидание посылки.....	310
8.10.2. Прием по прерыванию .....	310
8.10.3. Передача байта без использования прерываний .....	311

8.10.4. Передача с ожиданием окончания посылки.....	312
8.10.5. Передача пакета данных по прерыванию .....	312

---

## **ГЛАВА 9. Особенности программирования ОВМ x51 на языке Си .... 314**

<b>§9.1. Директивы #include и #define .....</b>	<b>314</b>
9.1.1. Общие сведения .....	314
9.1.2. Особенности включаемых файлов.....	315
9.1.3. Директива препроцессора #define .....	316
<b>§9.2. Ресурсы ОВМ x51 для языка Си .....</b>	<b>317</b>
9.2.1. Общие сведения.....	317
9.2.2. Указание места размещения переменных.....	318
9.2.3. Размещение локальных переменных .....	319
9.2.4. Работа со спецрегистрами.....	319
9.2.5. Ассемблерные вставки .....	320
<b>§9.3. Объявления переменных и констант .....</b>	<b>321</b>
9.3.1. Объявления переменных.....	321
9.3.2. Объявление не удаляемых локальных переменных .....	322
9.3.3. «Изменчивые» переменные типа volatile .....	322
9.3.4. Объявления констант .....	323
9.3.5. Объявления многобайтовых переменных и массивов.....	323
<b>§9.4. Объявления функций .....</b>	<b>324</b>
9.4.1. Общие сведения.....	324
9.4.2. Функция, не получающая и не возвращающая данные.....	325
9.4.3. Объявление функции, получающей параметры.....	325
9.4.4. Объявление функции, возвращающей значение .....	325
9.4.5. Бесконечный цикл в главной функции.....	326
9.4.6. Пример записи простейшей программы.....	326
<b>§9.5. Адресуемые биты ОВМ x51 .....</b>	<b>327</b>
9.5.1. Общие сведения.....	327
9.5.2. Объявления битовых переменных.....	328
9.5.3. Операции с битовыми переменными.....	329
<b>§9.6. Типовые преобразования данных .....</b>	<b>330</b>
9.6.1. Битовые операции для целочисленных операндов.....	330
9.6.2. Сдвиги переменных .....	331
9.6.3. Преобразование «коротких» типов переменных в «длинные».....	332
9.6.4. Преобразование бита в целое число .....	332
9.6.5. Преобразование «длинных» типов переменных в «короткие».....	333
9.6.6. Преобразование целого числа в бит .....	334
<b>§9.7. Работа с отдельными битами целых чисел .....</b>	<b>334</b>
9.7.1. Указание места бита в целочисленной переменной.....	334
9.7.2. Образование маски для нескольких значащих битов .....	335
9.7.3. Установка отдельных битов целочисленного операнда.....	335
9.7.4. Сброс незначащих битов .....	336

9.7.5. Инвертирование отдельных битов.....	336
9.7.6. Обмен частей переменных.....	337
9.7.7. Объединение (упаковка) битов разных переменных.....	337
9.7.8. Разъединение (распаковка) переменной на биты.....	338
<b>§9.8. Процедуры задержки .....</b>	<b>338</b>
9.8.1. Общие сведения.....	338
9.8.2. Реализация микросекундных задержек.....	339
9.8.3. Реализация задержки при помощи оператора for.....	340
9.8.4. Оценка времени задержки mDelayFOR.....	340
9.8.5. Реализация задержки при помощи оператора do-while.....	341
9.8.6. Эмуляция «паскалевской» процедуры Delay.....	342
9.8.7. Использование и недостатки процедур задержки.....	342
<b>§9.9. Примеры программ преобразования кодов.....</b>	<b>343</b>
9.9.1. Вычисление контрольной суммы массива во внешнем ОЗУ.....	343
9.9.2. Прием данных в буфер со сдвигом.....	344
9.9.3. Скользящее осреднение результатов оцифровки.....	344
<hr/>	
<b>ГЛАВА 10. Управление ресурсами x51 на языке Си.....</b>	<b>346</b>
<b>§10.1. Вывод-ввод информации битовыми командами .....</b>	<b>346</b>
10.1.1. Генерация пачки импульсов.....	346
10.1.2. Генерация звука «бип-бип».....	347
10.1.3. Ввод сигнала от контактного датчика.....	347
10.1.4. Счет числа нажатий кнопки с «дребезгом».....	348
<b>§10.2. Вывод-ввод байтовыми командами .....</b>	<b>349</b>
10.2.1. Управление простейшим светофором.....	349
10.2.2. Программа для простейшего светофора.....	350
10.2.3. Вычисление скан-кода матрицы ключей.....	351
10.2.4. Двухнаправленный опрос матрицы ключей.....	352
10.2.5. Текст программы для двухнаправленного опроса.....	353
<b>§10.3. Регистры и биты системы прерывания.....</b>	<b>353</b>
10.3.1. Управление разрешениями и приоритетами.....	353
10.3.2. Биты типа внешних прерываний.....	354
10.3.3. Биты запросов прерываний.....	355
<b>§10.4. Оформление прерывающих процедур .....</b>	<b>356</b>
10.4.1. Объявление прерывающей процедуры.....	356
10.4.2. Результат работы прерывающих процедур.....	357
10.4.3. Инициализация прерываний.....	357
10.4.4. Пример процедуры для счета внешних импульсов.....	357
10.4.5. Измерение частоты внешних импульсов.....	358
<b>§10.5. Регистры, биты и режимы таймеров .....</b>	<b>358</b>
10.5.1. Регистр TCON и пуск-останов счета.....	359
10.5.2. Формат регистра TMOD и задание режима.....	359
10.5.3. Задание режима счета.....	360

10.5.4. Изменение режима только одного из таймеров .....	361
10.5.5. Загрузка 16-разрядных регистров данных таймеров .....	362
10.5.6. Чтение регистров данных таймеров.....	362
<b>§10.6. Формирование интервалов времени при помощи таймеров ...</b>	<b>363</b>
10.6.1. Общие сведения .....	363
10.6.2. Определение кода загрузки таймера.....	363
10.6.3. Отсчет заданного времени без использования механизма прерываний .....	364
10.6.4. Пример инициализации таймера при работе в режиме прерывания.....	364
10.6.5. Отсчет времени с использования механизма прерываний .....	365
10.6.6. Использование таймера для отсчета одной секунды .....	366
10.4.7. Использование флажков-семафоров .....	367
<b>§10.7. Измерение длительности и частоты импульсов .....</b>	<b>367</b>
10.7.1. Внешнее управление счетом таймера .....	367
10.7.2. Программа для измерения длительности импульса соответствует вышеописанной последовательности действий:.....	368
10.7.3. Счет переполнений таймера при измерении длинных импульсов .....	369
10.7.4. Использование механизма прерываний для определения начала и окончания импульса.....	370
10.7.5. Измерение частоты импульсов .....	370
<b>§10.8. Ресурсы последовательного порта .....</b>	<b>371</b>
10.8.1. Регистры данных приемника и передатчика.....	372
10.8.2. Регистр управления последовательным портом.....	372
10.8.3. Биты задания режима работы последовательного порта (SM0, SM1, SM2, REN).....	373
10.8.4. Особенности работы с девятым битом.....	374
<b>§10.9. Инициализация последовательного порта.....</b>	<b>375</b>
10.9.1. Общие сведения .....	375
10.9.2. Задание режима работы последовательного порта битовыми командами.....	375
10.9.3. Задание режима работы последовательного порта байтовой командой .....	376
10.9.4. Задание скорости и инициализация таймера 1 .....	376
10.9.5. Удвоение скорости приема-передачи.....	377
10.9.6. Пример инициализации последовательного порта .....	378
<b>§10.10. Процедуры приема для последовательного порта .....</b>	<b>378</b>
10.10.1. Программное ожидание посылки .....	378
10.10.2. Прием по прерыванию одного байта .....	379
10.10.3. Прием по прерыванию заданного количества байтов .....	380
10.10.4. Прием строки символов по прерыванию .....	381
10.10.5. Примеры простейшей обработки принятой информации.....	381

<b>§ 10.11. Процедуры передачи для последовательного порта .....</b>	<b>382</b>
10.11.1. Передача одного байта без прерывания.....	382
10.11.2. Передача байта с ожиданием окончания посылки .....	382
10.11.3. Передача пакета данных без прерывания .....	383
10.11.4. Передача пакета по прерыванию.....	383
10.11.5. Передача строки символов по прерыванию .....	384
10.11.6. Примеры подготовки пакета для передачи .....	385
<hr/>	
<b>ГЛАВА 11. Комбинационные узлы.....</b>	<b>386</b>
<b>§11.1. Дешифраторы .....</b>	<b>386</b>
11.1.1. Общие сведения .....	386
11.1.2. Иллюстративная модель дешифратора .....	387
11.1.3. Таблица и уравнения для простейшего дешифратора .....	387
11.1.4. Схема линейного дешифратора .....	388
11.1.5. УГО и микросхемы дешифраторов .....	389
11.1.6. Каскадное соединение дешифраторов.....	390
11.1.7. Прямоугольный (матричный) дешифратор.....	392
<b>§11.2. Применение микросхем дешифраторов .....</b>	<b>393</b>
11.2.1. Дешифратор в микропроцессорной системе.....	393
11.2.2. Программная реализация дешифратора.....	394
11.2.3. Реализация табличной функции .....	395
11.2.4. Дешифратор для управления банками памяти .....	396
11.2.5. Дешифратор адреса для внешних устройств .....	397
<b>§11.3. Дешифраторы для управления светодиодами</b>	
<b>    индикаторами .....</b>	<b>399</b>
11.3.1. Семисегментные индикаторы .....	399
11.3.2. Типы семисегментных светодиодных индикаторов .....	400
11.3.3. Дешифратор К514ИД1 .....	401
11.3.4. Дешифратор КР514ИД2, .....	402
11.3.5. Обслуживание однодекадного индикатора .....	403
11.3.6. Обслуживание двухдекадного индикатора .....	403
<b>§11.4. Дешифраторы в динамических индикаторах .....</b>	<b>404</b>
11.4.1. Схема динамического индикатора.....	404
11.4.2. Временные диаграммы динамического индикатора.....	406
11.4.3. Реализация периодического обслуживания динамического индикатора.....	406
11.4.4. Подготовка данных для индикации .....	407
11.4.5. Двоично-десятичное преобразование байта.....	407
11.4.6. Процедура индикации знакоместа mIndZn3.....	408
<b>§11.5. Программное управление сегментами одиночного</b>	
<b>    индикатора .....</b>	<b>409</b>
11.5.1. Схема.....	409

11.5.2. Таблицы для преобразования тетрады в код управления семисегментным индикатором .....	410
11.5.3. Ассемблерная программа для табличного преобразования кодов .....	411
11.5.4. Программа управления сегментами индикатора.....	411
<b>§11.6. Динамический индикатор с программно-управляемыми сегментами .....</b>	<b>412</b>
11.6.1. Схема четырехзначного динамического индикатора,.....	412
11.6.2. Подготовка данных в буфере индикации .....	413
11.6.4. Программа индикации знакоместа на Си .....	413
<b>§11.7. Шифраторы .....</b>	<b>414</b>
11.7.1. Общие сведения .....	414
11.7.2. Схема линейного шифратора на 8 входов.....	415
11.7.3. Каскадный шифратор с 16 входами .....	415
11.7.4. Микросхема КР155ИВ1 .....	417
11.7.5. Программная реализация функции шифратора.....	418
<b>§11.8. Коммутаторы .....</b>	<b>419</b>
11.8.1. Общие сведения .....	419
11.8.2. Аналоговый и логический ключи.....	419
11.8.3. Реализация коммутатора .....	420
11.8.4. Каскадное соединение коммутаторов.....	420
11.8.5. Неявный коммутатор на основе элементов с открытым коллектором.....	421
11.8.6. Неявный коммутатор на основе элементов с третьим состоянием.....	422
11.8.7. Реализация логической табличной функции .....	423
11.8.8. Управление внешним коммутатором.....	423
<b>§11.9. Сумматоры.....</b>	<b>424</b>
11.9.1. Полусумматор (сумматор по модулю 2) .....	425
11.9.2. «Исключающее ИЛИ», как управляемый инвертор.....	426
11.9.3. Полный сумматор.....	426
11.9.4. Многоразрядные сумматоры .....	427
11.9.5. Арифметико-логическое устройство .....	428
<b>§11.10. Узлы контроля .....</b>	<b>428</b>
11.10.1. Цифровой компаратор .....	428
11.10.2. УГО микросхемы цифрового компаратора.....	429
11.10.3. Схемы контроля по четности .....	429
11.10.4. Искатели старшей единицы .....	431
11.10.5. Мажоритарный элемент.....	432
<b>ГЛАВА 12. Триггеры и регистры .....</b>	<b>434</b>
<b>§12.1. Триггеры RS-типа .....</b>	<b>434</b>
12.1.1. Общие сведения .....	434

12.1.2. Асинхронный RS-триггер .....	435
12.1.3. Применение RS-триггера для подавления дребезга.....	436
12.1.4. Тактируемый уровнем RS-триггер .....	437
12.1.5. Тактируемый фронтом (перепадом) RS-триггер.....	437
12.1.6. RS-триггеры с приоритетными входами .....	438
<b>§12.2. Триггеры D-типа .....</b>	<b>438</b>
12.2.1. Тактируемый уровнем D-триггер.....	438
12.2.2. Тактируемый фронтом триггер D-типа.....	439
12.2.3. Микросхема триггера D-типа, тактируемого фронтом .....	440
<b>§12.3. Триггеры T- и JK-типов.....</b>	<b>440</b>
12.3.1. Асинхронный триггер T-типа.....	440
12.3.2. Синхронный счетный триггер.....	441
12.3.3. JK-триггер.....	442
12.3.4. Микросхема JK триггера.....	442
<b>§12.4. Регистры памяти.....</b>	<b>443</b>
12.4.1. Общие сведения .....	443
12.4.2. Обозначение регистра памяти.....	444
12.4.3. Управление приемом информации.....	444
12.4.4. Управление выдачей информации.....	445
<b>§12.5. Регистры сдвига .....</b>	<b>446</b>
12.5.1. Общие сведения .....	446
12.5.2. Регистр сдвига вправо.....	446
12.5.3. Реверсивный регистр сдвига.....	447
12.5.4. Микросхема реверсивного регистра КР155ИР13.....	448
12.5.5. Регистровая память типа очередь .....	448
<b>§12.6. Регистры сдвига в асинхронном приемепередатчике .....</b>	<b>450</b>
12.6.1. Передатчик асинхронного последовательного порта.....	450
12.6.2. Программная передача асинхронной посылки .....	451
12.6.3. Приемник асинхронного последовательного порта .....	451
12.6.4. Программный прием асинхронной посылки .....	452
<b>§12.7. Регистр сдвига в синхронном клавиатурном интерфейсе</b>	<b>453</b>
12.7.1. Передача битов в синхронном виде.....	453
12.7.2. Приемник сигналов от клавиатуры.....	453
12.7.3. Программная передача синхронной посылки .....	454
12.7.4. Программный прием синхронной посылки .....	455
<b>§12.8. Регистр сдвига в дуплексном синхронном интерфейсе типа SPI ....</b>	<b>455</b>
12.8.1. Приемник и передатчик интерфейса SPI.....	455
12.8.2. Пример программы приема-передачи для SPI.....	457
<hr/>	
<b>ГЛАВА 13. Счетчики.....</b>	<b>458</b>
<b>§13.1. Двоичные счетчики .....</b>	<b>458</b>
13.1.1. Асинхронный двоичный счетчик.....	458
13.1.2. Обозначение асинхронного счетчика .....	459



13.1.3. Синхронный двоичный счетчик .....	460
13.1.4. Асинхронный реверсивный счетчик .....	461
13.1.5. Синхронный реверсивный счетчик .....	461
13.1.6. УГО синхронного реверсивного счетчика .....	463
<b>§13.2. Счетчики с программируемым коэффициентом пересчета... 463</b>	
13.2.1. Счетчики с двоично-взвешенным коэффициентом пересчета .....	463
13.2.2. Программируемый инкрементный счетчик с асинхронным сбросом .....	464
13.2.3. Программируемый инкрементный счетчик с предустановкой .....	465
13.2.4. Программируемый декрементный счетчик с предустановкой .....	466
13.2.5. Программируемый счетчик с цифровым компаратором .....	467
<b>§13.3. Двоично-десятичные и часовые счетчики ..... 467</b>	
13.3.1. Двоично-десятичные счетчики .....	467
13.3.2. Микросхема асинхронного двоично-десятичного счетчика КР155ИЕ2.....	468
13.3.3. Микросхема синхронного реверсивного двоично-десятичного счетчика КР155ИЕ6 .....	468
13.3.4. Микросхема асинхронного часового счетчика КР155ИЕ4 .....	469
13.3.5. Схема счетчика секунд или минут.....	469
13.3.6. Микросхема цифровых часов с параллельным интерфейсом .....	470
13.3.7. Микросхема цифровых часов с последовательным интерфейсом .....	471
<b>§13.4. Некоторые применения счетчиков ..... 471</b>	
13.4.1. Принцип измерения длительности импульсов и частоты .....	471
13.4.2. Распределитель тактов.....	472
13.4.3. Командный аппарат .....	473
<b>ГЛАВА 14. Микросхемы памяти и их использование..... 475</b>	
<b>§14.1. Микросхемы памяти ..... 475</b>	
14.1.1. Общие сведения .....	475
14.1.2. Внутренняя структура микросхем памяти .....	476
14.1.3. Разновидности запоминающих ячеек ПЗУ .....	477
14.1.4. Типы электрически программируемых ПЗУ .....	477
14.1.5. Ресурс работы программируемых ПЗУ .....	478
14.1.6. Интерфейсы микросхем ППЗУ .....	480
14.1.7. Разновидности ячеек ОЗУ .....	481
<b>§14.2. Некоторые применения ПЗУ ..... 482</b>	
14.2.1. Реализация табличных функций .....	482
14.2.2. Реализация командоаппарата.....	482
14.2.3. Микропрограммный автомат .....	483
14.2.3. Цифро-аналоговый генератор .....	483
<b>§14.3. Программируемые логические ИС ..... 484</b>	
14.3.1. Общие сведения .....	484

14.3.2. Принцип действия программируемого комбинационного устройства.....	485
14.3.3. Составные части ПЛИС.....	487
14.3.4. Конфигурирование ПЛИС.....	488
14.3.5. Программируемые аналоговые ИС.....	489
14.3.6. Система на кристалле.....	489
<b>§14.4. Обмен данными между процессором, ЗУ и ВУ .....</b>	<b>490</b>
14.4.1. Средства для обмена.....	490
14.4.2. Основные механизмы обмена данными.....	491
14.4.3. Синхронный программный обмен.....	492
14.4.4. Асинхронный программный обмен.....	494
<b>§14.5. Подключение регистров и памяти к процессору .....</b>	<b>495</b>
14.5.1. Чтение данных из регистра.....	495
14.5.2. Чтение данных из ПЗУ.....	496
14.5.3. Запись данных во внешний регистр.....	497
14.5.4. Подключение ОЗУ для чтения и записи данных.....	497
<b>§14.6. Подключение внешней памяти к ОВМ.....</b>	<b>498</b>
14.6.1. Шины ОВМ для подключения внешней памяти.....	498
14.6.2. Подключение внешнего ПЗУ к ОВМ.....	499
14.6.3. Подключение внешнего ОЗУ к ОВМ.....	500
14.6.4. Программное использование внешнего ОЗУ.....	501
14.6.5. Внешнее ОЗУ в качестве памяти команд.....	502
<b>§14.7. Подключение к ОВМ в режиме 8-битной адресации .....</b>	<b>503</b>
14.7.1. Два типа адресации внешней памяти.....	503
14.7.2. Подключение микросхемы часов.....	504
14.7.3. Подключение АЦП к порту P0.....	505
14.7.4. Подключение ЖКИ с параллельным интерфейсом.....	506
<hr/>	
<b>ГЛАВА 15. Аналоговые ключи и коммутаторы.....</b>	<b>508</b>
<b>§15.1. Аналоговый ключ.....</b>	<b>508</b>
15.1.1. Общие сведения.....	508
15.1.2. Проводящее состояние ключа.....	509
15.1.3. Непроводящее состояние ключа.....	510
15.1.4. Динамическая погрешность ключа.....	511
15.1.5. Обозначение аналогового ключа.....	512
15.1.6. Выбор микросхемы ключа.....	512
<b>§15.2. Аналоговый коммутатор.....</b>	<b>513</b>
15.2.1. Внутренняя структура и обозначение.....	513
15.2.2. Параметры.....	514
15.2.3. Пример использования аналогового коммутатора.....	514
15.2.4. Разновидности микросхем аналоговых коммутаторов.....	516
<b>§15.3. Схема выборки-хранения.....</b>	<b>516</b>
15.3.1. Схема и принцип действия.....	516

---

15.3.2. Погрешность недозаряда.....	517
15.3.3. Погрешность хранения .....	518
15.3.4. Микросхема выборки-хранения КР1100СК2.....	518
<b>§15.4. Аналоговые ключи с изолированным управлением .....</b>	<b>519</b>
15.4.1. Ключ с трансформаторным управлением .....	519
15.4.2. Ключ с оптическим управлением.....	520
15.4.3. Контактные ключи .....	520
15.4.4. «Летающий конденсатор».....	522

---

<b>ГЛАВА 16. Цифро-аналоговые преобразователи .....</b>	<b>524</b>
<b>§16.1. Структура ЦАП .....</b>	<b>524</b>
16.1.1. Общие сведения .....	524
16.1.2. Основные параметры ЦАП .....	525
16.1.3. Структура ЦАП .....	526
16.1.4. ЦАП на основе двоично-взвешенных резисторов.....	526
16.1.5. ЦАП на основе резисторной матрицы R-2R .....	528
<b>§16.2. Микросхемы ЦАП и их интерфейсы.....</b>	<b>529</b>
16.2.1. Обозначение ЦАП .....	529
16.2.2. Параллельный интерфейс ЦАП .....	529
16.2.3. Последовательный интерфейс типа SPI.....	531
16.2.4. Последовательный интерфейс типа Up/Down .....	532
16.2.5. Области использования ЦАП .....	533
<b>§16.3. Время-импульсный ЦАП .....</b>	<b>534</b>
16.3.1. Общие сведения .....	534
16.3.2. Формирование ШИМ сигнала.....	535
16.3.3. Аппаратное формирование ШИМ сигнала .....	536
16.3.4. Сглаживающий фильтр .....	537

---

<b>ГЛАВА 17. Пороговые устройства и генераторы импульсов.....</b>	<b>539</b>
<b>§17.1. Аналоговые компараторы.....</b>	<b>539</b>
17.1.1. Общие сведения .....	539
17.1.2. Основные параметры компаратора .....	541
17.1.3. Схемы сравнения .....	542
17.1.4. Двухпороговый компаратор.....	543
17.1.5. Формирование прямоугольного сигнала .....	544
<b>§17.2. Пороговое устройство с гистерезисом (триггер Шмитта) ....</b>	<b>545</b>
17.2.1. Общие сведения .....	545
17.2.2. Формирование прямоугольного импульса.....	545
17.2.3. Логический элемент с гистерезисом.....	546
17.2.4. Прецизионный триггер Шмитта .....	547
<b>§17.3. Микросхема таймера КР1006ВИ1.....</b>	<b>548</b>
17.3.1. Общие сведения .....	548

17.3.2. Структура микросхемы таймера .....	549
17.3.3. Обозначение таймера .....	550
17.3.4. Основные параметры таймера КР1006ВИ1 .....	551
17.3.5. Применение таймера в качестве порогового устройства .....	552
<b>§17.4. Генератор одиночного импульса на таймере .....</b>	<b>552</b>
17.4.1. Схема и временные диаграммы .....	553
17.4.2. Определение длительности импульса .....	554
17.4.3. Порядок расчета одновибратора .....	555
<b>§17.5. Автоколебательные генераторы импульсов на таймере ...</b>	<b>555</b>
17.5.1. Генератор несимметричных импульсов .....	555
17.5.2. Определение частоты несимметричных импульсов .....	557
17.5.3. Порядок расчета генератора несимметричных импульсов .....	558
17.5.4. Генератор симметричных импульсов .....	558
17.5.5. Определение частоты симметричных импульсов .....	559
17.5.6. Генератор на основе логического инвертора с гистерезисом .....	560
17.5.7. Частотные преобразователи для датчиков .....	561
<hr/>	
<b>ГЛАВА 18. Аналого-цифровые преобразователи .....</b>	<b>562</b>
<b>§18.1. Общие сведения и параллельный АЦП .....</b>	<b>562</b>
18.1.1. Основные параметры АЦП .....	562
18.1.2. Параллельный АЦП .....	563
18.1.3. Последовательно-параллельный АЦП .....	564
<b>§18.2. АЦП на основе ЦАП и компаратора .....</b>	<b>565</b>
18.2.1. Общие сведения .....	565
18.2.2. Развертывающий алгоритм .....	565
18.2.3. Следящий алгоритм .....	566
18.2.4. Алгоритм поразрядного уравнивания .....	567
<b>§18.3. Особенности обслуживания микросхем АЦП .....</b>	<b>568</b>
18.3.1. Обслуживание АЦП К572ПВ3 .....	568
18.3.2. АЦП с последовательным интерфейсом .....	569
18.3.3. Программа обслуживания АЦП с последовательным интерфейсом .....	571
18.3.4. Особенности встроенных АЦП .....	571
<b>§18.4. Время-импульсный АЦП развертывающего типа .....</b>	<b>572</b>
18.4.1. Основные сведения .....	572
18.4.2. Схема простейшего время-импульсного АЦП .....	573
18.4.3. Расчетные соотношения .....	574
18.4.4. Уменьшение погрешности .....	575
<b>§18.5. АЦП двойного интегрирования .....</b>	<b>576</b>
18.5.1. Общие сведения .....	576
18.5.2. Реализация АЦП двойного интегрирования .....	577
<b>§18.6. Частотные и сигма-дельта АЦП .....</b>	<b>579</b>
18.6.1. Частотные АЦП .....	579

---

18.6.2. Преобразователь напряжения в частоту (ПНЧ) .....	579
18.6.3. Структура сигма-дельта АЦП .....	580
18.6.4. Передискретизация .....	581
18.6.4. Замена однобитовых устройств .....	582

---

<b>Список используемых сокращений .....</b>	<b>584</b>
---	------------

---

<b>Литература .....</b>	<b>585</b>
-------------------------	------------

# Введение

---

Всевозможные системы обработки данных состоят из большого количества электронных устройств различного назначения. Эти устройства выполнялись в свое время на отдельных транзисторах, затем на микросхемах малой и средней степени интеграции. В настоящее время практически любую систему можно реализовать в виде большой интегральной схемы (БИС). Но разрабатывать для каждой из великого множества систем свою БИС экономически нецелесообразно. Дело в том, что себестоимость производства микросхем определяет их тираж, который в свою очередь зависит от степени универсальности изделия. Поэтому в настоящее время стараются по возможности унифицировать элементную базу, используя два пути реализации универсального схемотехнического устройства.

Первый – аппаратный, когда изготавливается интегральная схема в виде набора логических и аналоговых элементов, которые коммутируются пользователем при программировании, определяя заданную схему. Заметим, что в этом случае достигается предельное для используемых элементов быстродействие.

Второй путь – программный, когда необходимая функция по обработке данных в виде программного алгоритма заносится в память однокристалльной ВМ (ОВМ), которая под управлением программы реализует необходимые операции. Быстродействие в этом случае существенно хуже, поскольку необходимые функции приходится реализовывать последовательно во времени.

Однако на практике в диапазоне относительно низких рабочих частот существует огромный круг задач, где применение ОВМ экономически и технически оправдано, благодаря вычислительному потенциалу процессорного ядра.

Отметим также, что в настоящее время происходит естественное слияние двух путей создания универсальных микросхем, аппаратного и программного, в рамках структуры «система на кристалле» (СнК), когда реализуют программируемые цифровые и аналоговые цепи вместе с процессорным ядром на одном кристалле. Поэтому изучение основ и принципа действия ОВМ совершенно необходимо современному специалисту уже на начальном этапе изучения схемотехники.

Пособие логически разбито на шесть частей, но имеет сквозную нумерацию глав, параграфов и пунктов, чтобы обеспечить перекрестные ссылки, облегчающие восприятие материала. Кроме того, мелкая дозировка материала облегчает первоначальное изучение, чтение «с середины» и поиск необходимых для работы сведений, ведь основной целью пособия было «пособить» (sic!) самостоятельной работе над курсовым или выпускным проектом.

В первой части (главы 1, 2, 3 и 4) рассмотрены ключевые и логические элементы ВМ. Особое внимание уделено практическим вопросам формирования входных сигналов и подключению нагрузки (в том числе и индуктивной, в виде импульсного трансформатора) к выходу микросхем.

Вторая часть (главы 5 и 6) предназначена для первоначального ознакомления со структурой и основными особенностями интегрального операционного усилителя (ИОУ). Изложены базовые сведения о схемотехнике входных и выходных цепей ИОУ. Приведены описания основных схем включения ИОУ, примеры типовых схем усилителей и порядок их практического расчета. Приведены условия возникновения генерации в усилительных устройствах, описаны кварцевые генераторы, приведены основные особенности их практического использования, например, при выборе длительности импульса системного сброса.

Третья часть (главы 7 и 8) посвящена основам схемотехники однокристалльной ВМ типа x51, ставшей промышленным стандартом для 8-битных процессоров. Изложены базовые сведения о схемотехнике выходных цепей и внутренних узлов ОВМ. Чтобы более наглядно иллюстрировать процессы, происходящие внутри ОВМ, принципы действия ее внутренних узлов поясняются при помощи средств языка ассемблера. Поэтому приведено описание системы команд, особенностей оформления ассемблерных программ, примеры типовых процедур, которые могут быть использованы при курсовом проектировании.

Четвертая часть (главы 9 и 10), по сути, повторяет предыдущую в части касающейся программирования, но на языке Си, который позволяет сравнительно легко переходить к программированию других семейств ОВМ. Кроме того язык высокого уровня позволяет достаточно просто пояснить принцип действия некоторых узлов.

Пятая часть (главы 11, 12, 13 и 14) содержит материал, пожалуй, наиболее совпадающий с традиционными книгами по схемотехнике. Здесь рассмотрены структура и основные особенности базовых схемотехнических узлов. Изложены основные сведения о принципах

действия и реализации, как комбинационных (дешифраторов, сумматоров, коммутаторов), так и последовательностных схем с памятью (триггеров, регистров, счетчиков). Приведены примеры и особенности практического использования подобных узлов в составе микропроцессорных систем. Особое внимание уделено пояснению структуры микросхем памяти и ПЛИС, а также принципов взаимодействия микропроцессора с его обрамление при помощи трех шин, адреса, данных и управления.

В шестой части (главы 15, 16, 17 и 18) описываются основные устройства, сочетающие как аналоговые, так и цифровые цепи, применяемые в микропроцессорной технике для взаимодействия с аналоговым миром, окружающим процессор. К таким устройствам относятся аналоговые коммутаторы, пороговые устройства (с гистерезисом и без), генераторы прямоугольных импульсов на основе микросхемы аналогового таймера, цифро-аналоговые преобразователи и аналого-цифровые преобразователи.

Пособие не претендует на всеобъемлющий охват материала. Принципы действия устройств рассматриваются упрощенно, с позиции пользователя, а не разработчика. Основной упор сделан на возможном сочетании аппаратных и программных средств при реализации заданных функций.

Большинство устройств и программ, приведенных в пособии, были отмакетированы и отлажены в ходе лабораторных занятий, а также курсовых и выпускных работ в Смоленском филиале Московского Энергетического Института. Но, если, тем не менее, в пособии будут обнаружены ошибки, просьба сообщать о них по адресу [aver22@rambler.ru](mailto:aver22@rambler.ru).

Автор выражает искреннюю признательность за предварительную экспертизу пособия и указанные замечания В. Ф. Жиркову и В. Я. Хартову, сотрудникам кафедры «Компьютерные системы и сети» Московского Государственного Технического Университета имени Баумана.



# 1 КЛЮЧЕВЫЕ СХЕМЫ

*Ключи являются основой логических элементов, которые используются в более сложных схемотехнических устройствах. В этом разделе приводятся первоначальные сведения о принципах действия, характеристиках и особенностях ключевых элементов.*

## §1.1. Базовая ключевая схема

### 1.1.1. Схема с идеальным ключом

Рассмотрим свойства и особенности ключевых устройств на основе простейшей схемы (рис. 1.1) с идеальным ключом  $K$ , который в зависимости от логического значения управляющего сигнала  $U_{ВХ}$  имеет два состояния, проводящее и непроводящее.

В проводящем состоянии внутреннее сопротивление ключа  $r_{Кен}$  практически равно нулю и ключ, по сути, эквивалентен «закоротке». В непроводящем состоянии значение  $r_{Кен}$  очень большое ( $r_{Кен} \rightarrow \infty$ ) и ключ можно рассматривать, как разрыв.

*Все сигналы в большинстве случаев отсчитываются относительно общей точки (в просторечии «земли»). Если указан только один полюс, то по умолчанию непоказанный полюс подключен к земле (пунктир на рис. 1.1).*

Кроме ключа схема имеет источник питания с напряжением  $E$  и резистор  $R_K$ , благодаря которым образуется выходное напряжение. Сопротивление  $R_K$  вдобавок ограничивает ток через ключ (см. п. 1.1.3) и задаёт величину единичного значения  $U_{ВЫХ}$  (см. п. 1.1.4).

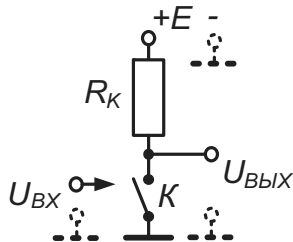


Рис. 1.1

### 1.1.2. Временная диаграмма выходного напряжения

Ключ под управлением входного сигнала периодически проводит и не проводит.

Когда ключ не проводит ( $r_{\text{квн}} \rightarrow \infty$ ), то ток через ключ течь не будет и величина  $U_{\text{ВЫХ}}$  будет определяться только напряжением питания  $E$  (см. рис. 1.2). В этом случае говорят, что на выходе действует высокий (единичный) уровень напряжения, обозначаемый  $U^1$ .

Когда ключ проводит, его сопротивление  $r_{\text{квн}}$  будет близко к нулю, а значит и падение напряжения на нем и напряжение  $U_{\text{ВЫХ}}$  будут практически нулевыми. Этот низкий уровень в дальнейшем будет обозначаться как  $U^0$ .

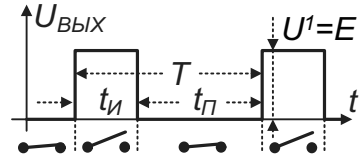


Рис. 1.2

*В переводной и зарубежной литературе единичное напряжение обозначают напряжением  $U_H$  (от High – высокий), а нулевое –  $U_L$  (от Low – низкий). Но, учитывая, что вычислительные устройства работают в двоичной системе со значениями «0» и «1», более логично использовать обозначения  $U^0$  и  $U^1$ .*

Таким образом, на выходе схемы образуются прямоугольные импульсы с амплитудой  $U^1$ . Если эти импульсы периодические, то можно измерить их период  $T$  и определить частоту  $F = 1/T$ . Важными параметрами импульса, часто используемыми в расчетах, являются также длительности импульса  $t_{И}$  и паузы  $t_{П}$ .

*Кроме указанных временных параметров на практике могут использоваться коэффициент заполнения, определяемый как отношение  $t_{И}/T$  и обратная ему скважность  $T/t_{И}$ . В коммуникационной технике также обращают внимание на широкий спектр прямоугольного сигнала и его высшие гармоники.*

### 1.1.3. Ограничение величины внешнего резистора снизу

Ток проводящего ключа не может быть чрезмерно большим и обычно задано значение  $I_{\text{MAX}}$ , которое нельзя превышать, например, исходя из требований энергопотребления устройства. Из рис. 1.1 нетрудно видеть, что для случая, когда ключ представляет «закоротку», ток ключа равен току резистора и зависит (по закону Ома) от величины внешнего резистора:

$$I_{\text{К}} = I_{\text{R}} \approx E / R_{\text{К}} \quad (1.1)$$

Отсюда, учитывая, что значение  $I_{MAX}$  превышать нельзя, можно получить неравенство, ограничивающее сопротивление резистора снизу:

$$R_K > E / I_{MAX} \tag{1.2}$$

### 1.1.4. Влияние сопротивления нагрузки

На выбор величины внешнего резистора  $R_K$  влияет не только рассмотренное выше токовое ограничение, но и вид нагрузки. Рассмотрим простейшую нагрузку ключевой схемы в виде активного сопротивления (рис. 1.3).

Если ключ не проводит, то ток  $I_R$  от источника питания течёт через  $R_K$  и  $R_H$  и создаёт на  $R_K$  падение напряжения. То есть величина  $U'_{ВЫХ}$  становится меньше  $E$ :

$$U'_{ВЫХ} = R_H I_R \approx R_H (E / (R_K + R_H)). \tag{1.3}$$

Это напряжение, как и прежде, должно быть единичным, то есть большим  $U'_{МИН}$ :

$$R_H E / (R_K + R_H) > U'_{МИН} \tag{1.4}$$

На практике значения  $U'_{МИН}$ ,  $R_H$  и  $E$  бывают заданы, поэтому последнее неравенство используют для ограничения сопротивления  $R_K$  сверху:

$$R_K < R_H (E - U'_{МИН}) / U'_{МИН} \tag{1.5}$$

*Таким образом, сопротивление  $R_K$ , исходя из (1.5), не должно быть чересчур большим, чтобы обеспечить единичный сигнал на выходе. А с другой стороны согласно (1.2) не должно быть и очень маленьким, чтобы ограничить ток ключа на заданном уровне.*

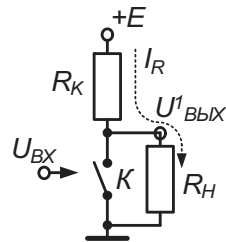


Рис. 1.3

### 1.1.5. Мощность, выделяемая на ключе

Замечательной особенностью идеального ключа является то, что на нем практически не выделяется мощность, хотя этот ключ может переключать значительные по величине токи и напряжения.

Как известно, мощность определяется произведением тока и напряжения. Когда ключ проводит, то падение напряжения на идеальном ключе будет нулевым, а значит, будет близка к нулю и мощность. Когда ключ не проводит и эквивалентен разрыву цепи, его ток равен нулю. То есть в обоих случаях мощность, выделяемая на ключе, близка к нулю.

Поэтому ключевой режим часто применяют при управлении мощными нагрузками, используя широтно-импульсную модуляцию (см. рис. 1.4).

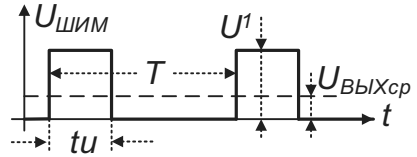


Рис. 1.4

Среднее значение импульсного напряжения (или тока)

$$U_{\text{Выхср}} = U^1 t_u / T \quad (1.6)$$

зависит от временных параметров импульса, то есть изменяя, например, величину  $t_u$  при заданном периоде  $T$ , можно управлять средним значением выходного параметра без потерь мощности на ключе.

Реальный ключ имеет не нулевые остаточные параметры, но все равно мощность, выделяемая на ключе, получается достаточно малой, поэтому КПД большинства мощных ключевых регуляторов имеет величину примерно около 90%.

### 1.1.6. Реальный ключ

Реальный ключ имеет конечные быстродействие и внутреннее сопротивление. Последнее означает, что в проводящем состоянии выходное напряжение станет больше нуля (так как у реального ключа  $r_{\text{Квн}} > 0$ ) и появится отличное от нуля напряжение  $U^0$  (рис. 1.5), а в непроводящем – оно будет меньше расчетного  $U^1_{\text{Вых}}$ , определяемого по формуле (1.3), за счет остаточного тока реального ключа в непроводящем состоянии.

Кроме амплитудных параметров импульса изменится крутизна фронтов, они станут более затянутыми, что связано с инерционностью ключа, которому на переход из одного состояния в другое требуется определенное время. Поэтому реальный импульс отличен от прямоугольного и дополнительно характеризуется длительностью фронтов, положительного (производная положительна)  $t_{\phi^+}$  и отрицательного  $t_{\phi^-}$ .

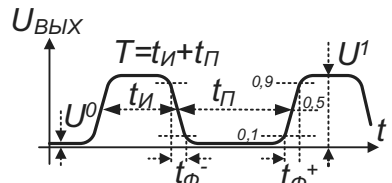


Рис. 1.5

**Примечание:** Иногда положительный перепад называют фронтом, а отрицательный – срезом. Но более конкретны другие обозначения:  $t^{\phi^+}$  и  $t^{\phi^-}$  – длительности перехода из «0» в «1» и из «1» в «0».

Заметим также, что сигнал не имеет резких границ, поэтому измерение длительности фронтов принято проводить на уровнях 0,1 и 0,9 от перепада сигнала, а длительность импульса и период определяют по уровню 0,5.

## §1.2. Влияние емкостей на форму импульсов

### 1.2.1. Влияние емкости нагрузки

Специально емкость на выход ключа (рис. 1.6) включают редко (см. п. 1.2.2). Обычно она является паразитной. Например, это емкость проводов на печатной плате, паразитная входная емкость нагружающего элемента, шнура осциллографа и т. д.

Для простоты будем считать ключ идеальным и предположим, что вначале ключ проводит, то есть  $U_{\text{ВЫХ}} = 0$  и емкость разряжена. Когда идеальный ключ мгновенно переходит в непроводящее состояние, напряжение на выходе равно напряжению на емкости, которое не может измениться скачком. Начнется заряд с постоянной времени  $R_K C_n$  и напряжение на выходе будет по экспоненте стремиться к напряжению питания  $E$  (рис. 1.7).

Получается, что положительный фронт  $t_\phi^+$  при наличии емкостной нагрузки оказывается затянутым даже при мгновенном переходе ключа в непроводящее состояние, что может заметно уменьшить быстродействие схемы. Поэтому постоянную времени заряда  $R_K C_n$  стараются уменьшить. Считая приближенно, что длительность фронта  $t_\phi^+$  экспоненциального напряжения на рис. 1.7 примерно равна двум постоянным времени ( $2R_K C_n$ ), можно при заданном максимальном времени  $t_\phi^+$  ограничить сопротивление ключа:

$$R_K < t_\phi^+ / 2C_n \quad (1.7)$$

При этом величина  $R_K$  не должна быть меньше, чем вычисленная по формуле (1.2).

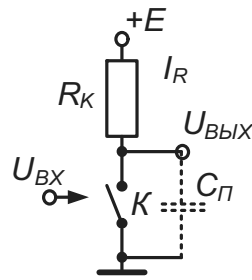


Рис. 1.6

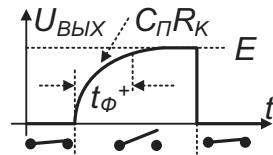


Рис. 1.7

Таким образом, паразитная емкость может изменять форму импульса, затягивая положительный фронт. Отрицательный фронт при этом почти не изменится, так как разряжаться емкость  $C_n$  будет быстро через очень малое внутреннее сопротивление проводящего ключа.

### 1.2.2. Интегрирующая цепочка

Иногда емкость параллельно выходу включают специально, чтобы воспользоваться тем, что напряжение на ней не может скачком измениться, например, чтобы сгладить действие кратковременной импульсной помехи. Такую цепочку (рис. 1.8) называют интегрирующей (или сглаживающей) [7] и при ее использовании приходится мириться с тем, что одновременно с подавлением помехи происходит затягивание обоих фронтов выходного сигнала (см. временные диаграммы на рис. 1.9).

*Другими словами интегрирующая цепочка выполняет функции фильтра нижних частот, который подавляет высокочастотные гармоники входного сигнала.*

Таким образом, при выборе постоянной времени  $R_{и}C_{и}$  приходится идти на компромисс. С одной стороны желательно выбирать ее много большей длительности помехи, а с другой следить, чтобы фронты информационного сигнала не были чрезмерно затянуты.

### 1.2.3. Дифференцирующая цепочка

Изменив порядок включения резистора и конденсатора (рис. 1.10), получают другую разновидность резистивно-емкостной цепочки, которая может использоваться, например, для формирования коротких импульсов [7].

Рассмотрим работу такой цепочки, полагая, что постоянная времени  $C_{д}R_{д}$  много меньше длительностей импульса и паузы, то есть конденсатор успевает быстро зарядиться и разрядиться.

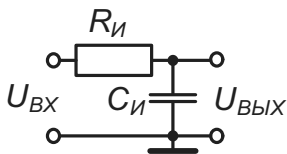


Рис. 1.8

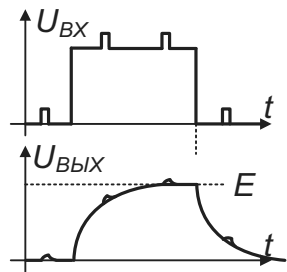


Рис. 1.9

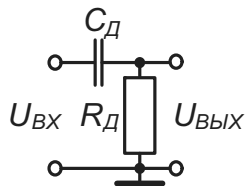


Рис. 1.10

Предположим далее, что в исходном состоянии на входе действует  $U_{вх} = 0$  и будем считать, что конденсатор, благодаря малости постоянной времени, уже разрядился через сопротивление  $R_d$ , то есть напряжение на конденсаторе  $U_{cd} = 0$ .

Подадим далее на вход единичный сигнал  $U'$  (рис. 1.11а). Напряжение на емкости скачком измениться не может. Поэтому в первый момент после перепада сигнала конденсатор представляет «закоротку», и выходное напряжение будет равно входному, то есть  $U_{Вых}^1 = U'$ . По мере заряда конденсатора его ток  $I_3$  уменьшается, а напряжение на конденсаторе увеличивается (полярность указана на рис. 1.11а). Напряжение на выходе (на резисторе  $R_d$ ), равное произведению  $I_3 R_d$ , в связи с уменьшением тока  $I_3$  уменьшается до нуля, то есть  $U_{Вых}$  достаточно быстро исчезнет, потому что заряженный конденсатор не пропускает ток и эквивалентен разрыву.

*Таким образом, при положительном перепаде входного сигнала ( $\Delta U_{п}$  на рис. 1.11) на выходе появляется короткий положительный импульс.*

Пусть далее  $U_{вх}$  скачком становится нулевым (рис. 1.11б). Левая (по схеме) положительно заряженная обкладка конденсатора через источник  $U^0$  окажется подключенной к общей точке, а отрицательно заряженная (правая) обкладка будет соединена с выходом цепочки. Выходное напряжение, таким образом, становится равным напряжению на конденсаторе и будет иметь отрицательную полярность. По мере разряда конденсатора выходное напряжение будет стремиться, как и ранее, к нулю.

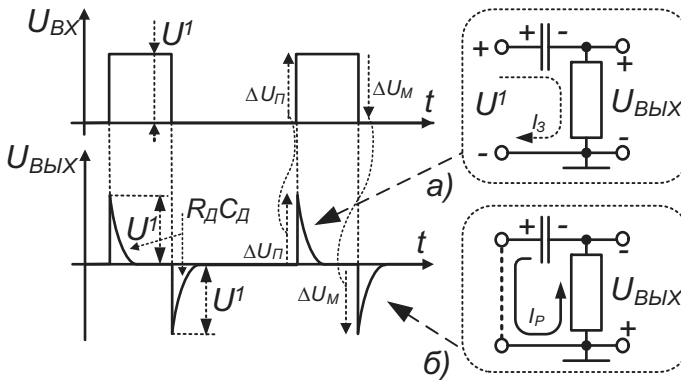


Рис. 1.11

*В результате при отрицательном перепаде входного сигнала на выходе появится короткий отрицательный импульс.*

Заметим, что источника энергии с отрицательным напряжением в схеме нет – функцию отрицательного источника напряжения выполняет заряженный конденсатор. Иногда эту особенность дифцепочки применяют для получения дополнительного отрицательного напряжения питания, например, для ИОУ (см. п. 6.6.5).

*Отметим также, что длительность выходного импульса зависит от постоянной времени и может считаться примерно равной двум значениям  $C_d R_d$ . При расчете обычно бывает известно или ограничено значение  $R_d$ , тогда величину емкости конденсатора находят из соотношения:*

$$C_d \approx t_i / 2R_d \quad (1.8).$$

Подводя итог, укажем, что в моменты перепадов входного напряжения на выходе образуются короткие импульсы, полярность и амплитуда которых соответствует полярности и амплитуде входных перепадов, то есть конденсатор в первый момент пропускает весь перепад сигнала на выход и является как бы «закороткой» для приращений. Это простейшее правило позволяет быстро рисовать выходной сигнал на основе достаточно сложного входного (рис. 1.12).

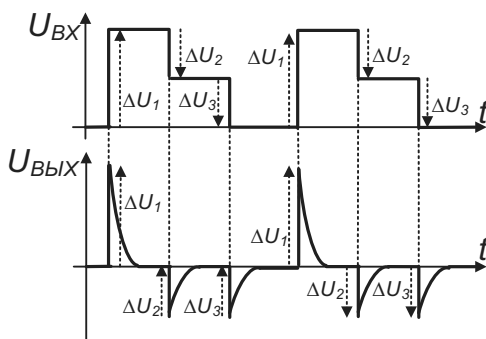


Рис. 1.12

## §1.3. Свойства полупроводникового диода

### 1.3.1. Вольтамперная характеристика

Диод, как известно [28], имеет резко нелинейную (вентильную) характеристику (рис. 1.13а) и хорошо пропускает ток в одном направлении (прямая ветвь характеристики) и плохо в другом (обратная ветвь). Эта односторонняя проводимость отражена в условном



графическом обозначении (УГО) диода, основой которого является мнемоническое обозначение стрелки (рис. 1.13б).

Если ток идёт по «мнемострелке», то падение напряжения на диоде небольшое (около 1 В) и зависит от тока и типа диода. В обратном направлении (против «мнемострелки») диод практически не пропускает ток и значение обратного тока даже при больших напряжениях на несколько порядков меньше прямого тока.

На практике нелинейную характеристику диода использовать сложно, поэтому для упрощения расчетов нелинейный диод стараются заменить линейными элементами. Учитывая, что в цифровых (не аналоговых) схемах диод работает только в двух режимах, проводящем и непроводящем, соответственно предложены две схемы замещения диода.

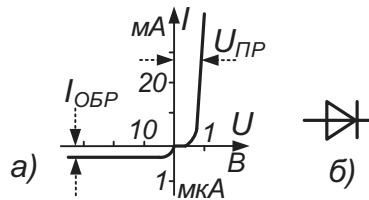


Рис. 1.13

### 1.3.2. Эквивалентная схема проводящего диода

В проводящем состоянии прямое падение напряжения  $U_{ПР}$  на диоде, как видно из его вольтамперной характеристики (рис. 1.13а) почти неизменно и практически не зависит от тока. Это позво-

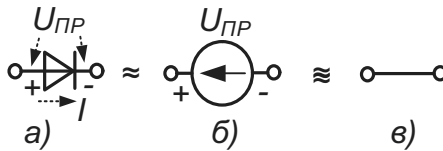


Рис. 1.14

ляет заменить нелинейный диод (рис. 1.14а) линейным элементом – источником напряжения  $U_{ПР} \approx 1 В$  (рис. 1.14б).

*Для более точных расчетов в эквивалентной схеме рис. 1.14б последовательно с источником напряжения включают резистор, отражающий дифференциальное сопротивление проводящего диода (зависимость величины  $U_{ПР}$  от тока) [28].*

Значение  $U_{ПР}$  зависит от режима, типа диода, температуры и имеет достаточно большой технологический разброс. В справочниках обычно приводится  $U_{ПР\max}$  при максимально возможном токе. Реально напряжение  $U_{ПР}$  примерно наполовину меньше справочного.

То, что значение  $U_{ПР}$  точно неизвестно, обычно не мешает практическим оценкам, так как диод бывает включён последовательно

с источником питания и резистором, задающим ток (рис. 1.15).

В данной схеме ток от источника питания идет от плюса к минусу источника питания по «мнемострелке», то есть диод работает на прямой ветви и можно мысленно пользоваться схемой замещения рис. 1.14б. В этом случае ток диода можно определить, используя закон Ома:

$$I_D = I_R = U_R / R = (E - U_{\text{пр}}) / R. \quad (1.9)$$

*Проведем оценку тока диода для двух значений  $U_{\text{пр}}$ , считая, что  $E = 10 \text{ В}$ ,  $R = 1 \text{ кОм}$ . Например, при  $U_{\text{пр}} = 0,7 \text{ В}$  ток будет равен  $I_D = (10 - 0,7) / 1000 = 9,3 \text{ мА}$ .*

*Пусть реальное значение  $U_{\text{пр}}$  оказалось в два раза больше, то есть  $U_{\text{пр}} = 1,4 \text{ В}$ . В этом случае ток  $I_D = (10 - 1,4) / 1000 = 8,6 \text{ мА}$ . То есть при изменении  $U_{\text{пр}}$  в два раза расчетный ток диода изменится менее чем на 10 %.*

Из числового примера следует, что для оценки тока в подобных схемах, где выполняется неравенство  $E \gg U_{\text{пр}}$  можно не искать в справочниках точное значение  $U_{\text{пр}}$ , а проводить расчет, например, для худшего случая.

И более того, при пояснении принципа действия ключевых устройств будем в ряде случаев считать  $U_{\text{пр}} \approx 0$  и пользоваться упрощенной схемой замещения диода в виде «закоротки» (рис. 1.14в).

### 1.3.2. Эквивалентная схема непроводящего диода

Обратную характеристику можно аналогично аппроксимировать и представить непроводящий диод (рис. 1.16а) в виде линейного источника тока  $I_{\text{ОБР}}$  (рис. 1.16б).

Значение  $I_{\text{ОБР}}$  также имеет существенный технологический разброс и сильно зависит от температуры. Поэтому оценки параметров схем, в которых имеется непроводящий диод, обычно проводят с использованием эквивалентной схемы замещения на возможный худший случай, когда ток  $I_{\text{ОБР}}$  максимален.

Однако при пояснениях будем пользоваться упрощенной

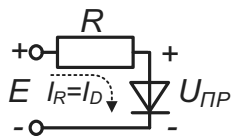


Рис. 1.15

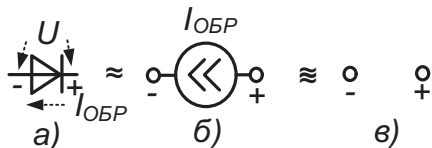


Рис. 1.16

схемой замещения, представляя непроводящий диод, эквивалентным разрыву (рис. 1.16в).

## §1.4. Диодные логические элементы

### 1.4.1. Схема диодного ключа

Схема диодного ключа приведена на рис. 1.17 и подобно базовой ключевой схеме имеет сопротивление  $R_K$ , которое вместе с источником питания участвует в формировании выходного сигнала (см. п. 1.1.1).

Пусть напряжение  $U_{ВХ}$  имеет небольшой нулевой уровень  $U_{ВХ}^0$ , то есть входной зажим практически соединен с общей точкой. В этом случае схема будет похожа на уже рассмотренную на рис. 1.15, и через диод от источника питания будет протекать прямой ток  $I_D$ . Поскольку диод работает в проводящем состоянии,

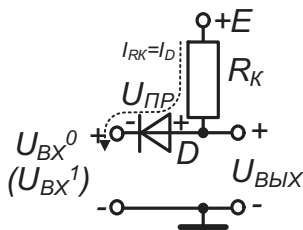


Рис. 1.17

то можно пользоваться эквивалентной схемой диода для данного случая (рис. 1.14б) и определить выходное напряжение как сумму падений напряжений на диоде  $U_{ПР}$  и  $U_{ВХ}^0$ . Эта сумма будет иметь достаточно низкий уровень, поскольку значения  $U_{ПР}$  и  $U_{ВХ}^0$  невелики. Поэтому выходное напряжение можно также считать имеющим нулевой уровень:

$$U_{ВЫХ} = U_{ПР} + U_{ВХ}^0 = U_{ВЫХ}^0 \quad (1.10)$$

Пусть далее входной сигнал станет единичным ( $U_{ВХ}^1$ ), но меньшим напряжения питания  $E$ . Тогда слева и справа от диода будут одинаковые полярности напряжения и ток в цепи будет определяться разностью  $E$  и несколько меньшего по величине  $U_{ВХ}^1$ . Поэтому диод по-прежнему будет проводить, а выходной сигнал будет равен сумме единичного входного и малого  $U_{ПР}$ , то есть тоже будет единичным:

$$U_{ВЫХ} = U_{ПР} + U_{ВХ}^1 = U_{ВЫХ}^1 \quad (1.11)$$

*Если единичное напряжение  $U_{ВХ}^1$  будет больше  $E$ , то диод будет находиться в непроводящем состоянии и выходное напряжение будет близко к величине  $E$ .*

Таким образом, диодный ключ позволяет управлять выходным напряжением и является *повторителем* входного логического сигнала.

При расчёте диодного ключа надо найти сопротивление  $R_K$  (см. §1.1) и выбрать диод (по быстродействию, прямому току и обратному напряжению). В чистом виде рассмотренная схема применяется редко, но является основой диодных логических элементов.

### 1.4.2. Диодный логический элемент «И» (AND)

выполняет логическое умножение входных сигналов, то есть сигнал на выходе будет единичным, когда сигналы на всех входах будут единичными. Иными словами, если на входах будет хотя бы один ноль, то выходной сигнал тоже будет нулевым. Для примера в таблице 1 приведены выходные значения для случая двух входов.

Для реализации подобного двухвходового логического элемента «И» можно использовать схему на основе двух диодных ключей, работающих на общий нагрузочный резистор  $R_K$  (рис. 1.18).

Проверим работу схемы, используя двоичные комбинации из таблицы 1. Пусть оба входных сигнала  $U_1$  и  $U_2$  будут нулевыми, то есть входные зажимы, а значит и диоды подключены, по сути, к общей точке. В этом случае через них протекают прямые токи (по «мнемострелке»), диоды оказываются в проводящем состоянии, и выходной сигнал будет в соответствии с выражением (1.10) иметь низкий уровень логического сигнала.

Пусть  $U_2$  станет единичным и диод  $D_2$  под действием своего входного сигнала станет непроводящим (ток от источника  $U_2$  будет направлен против его «мнемострелки»). Однако поскольку  $U_1 = 0$ , состояние диода  $D_1$  останется прежним (проводящим) и выходной сигнал будет им шунтироваться (коротиться) на общую точку. То есть выходной сигнал при наличии хотя бы одного нуля на входах будет иметь низкий нулевой уровень, так как соответствующий диод будет проводить и вместе с нулем на входе фиксировать низкий уровень на выходе.

И только в том случае, когда на всех входах будут единичные сигналы, выходной сигнал станет единичным.

Таблица 1

Входы		Выход
$X_1$	$X_2$	$Y$
0	0	0
0	1	0
1	0	0
1	1	1

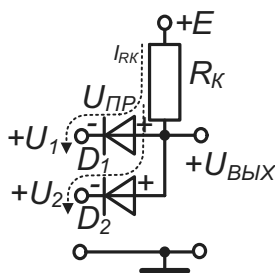


Рис. 1.18

*Отметим, что уровень выходного сигнала будет определять наименьший из входных единичных сигналов, диод которого будет проводить, фиксируя  $U'_{\text{ВЫХ}}$ . Другие диоды будут находиться в непроводящем состоянии.*

Таким образом, рассмотренная диодная схема реализует функцию элемента «И». Число входов такого элемента легко увеличить, подключая дополнительные диоды. Условное графическое обозначение (УГО) элемента «И» приведено на рис. 1.19 и выполнено в виде прямоугольника, внутри которого указан знак выполняемой функции «&». Входы элемента принято располагать с левой стороны прямоугольника, а выходы – с правой, что позволяет с первого взгляда идентифицировать тип сигнала и внешнего вывода логического элемента.

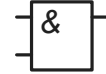


Рис. 1.19

*В своё время диодные логические элементы имели достаточно широкое применение. Затем транзисторные логические схемы в интегральном исполнении вытеснили их. Но впоследствии диодные элементы «И» начали применять в БИС программируемых логических матриц (ПЛМ), в которых выполнялось множество наборов диодных логических элементов (см. п. 14.3.2). И пользователь мог, программируя матрицу, коммутировать сигналы, подаваемые на входы по своему усмотрению.*

### 1.4.3. Диодный логический элемент «ИЛИ» (OR)

выполняет логическое сложение. Выходной сигнал будет нулевым только в одном случае, когда на всех входах будет ноль (см. табл. 2). Сигнал будет единичным, если хотя на одном входе будет единица. Диодная реализация элемента «ИЛИ» (рис. 1.20) не имеет источника питания и соответствующего резистора  $R_K$ . Напряжение на выходе образуется за счет энергии входного сигнала.

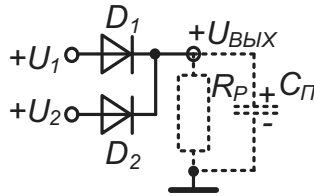


Рис. 1.20

Таблица 2

Входы		Выход
$X_1$	$X_2$	$Y$
0	0	0
0	1	1
1	0	1
1	1	1

Проверим вначале нулевую комбинацию таблице 2. Когда на всех входах будет ноль, то на выходе неоткуда взяться напряжению, то есть тоже будет нулевой уровень.

Когда на любой из входов будет подан единичный сигнал, то соответствующий диод от-